

Реферат

магістерської атестаційної роботи

на тему:

"Дослідження методів косимуляції на основі технології VPI"

Чуйка Олексія Олексійовича

Актуальність роботи

Більшість сучасних САПР (Cadence, Mentor Graphics) вже мають засобу змішаного моделювання для ряду практичних завдань. Серед них найбільше поширення мають САПР на базі Verilog - AMS, VHDL - AMS, що моделюють аналогову частину на рівні близькому до поведінкового, і що забезпечують управління ієрархією моделей, включаючи схемотехнічний і VHDL рівні описів і т.д.

Більшістю систем змішаного моделювання являють собою одну або декілька програм аналогового і цифрового моделювання зі спеціальним набором зовнішніх функцій взаємодії з іншими симуляторами, причому ці програми працюють у рамках великих відкритих інфраструктур, що створюються провідними постачальниками інструментальних засобів автоматизації проектування в області електроніки.

При змішаному моделюванні, за рахунок виділення блоків різних рівнів абстракцій, можна досягти максимально точного моделювання в кожному окремому блоці, що і дозволяє сформувати працездатну модель усього пристрою на ранніх стадіях проектування.

Об'єктом дослідження цієї роботи є безліч алгоритмів моделювання на цифрових і схемотехніках рівнях, які необхідно зв'язати за допомогою додаткових програмних засобів.

Особливостями методів моделювання схемотехніки, стосовно об'єкту дослідження являється:

- змінний часовий крок;
- відсутність жорстко заданого набору внутрішніх станів.

До особливостей цифрових методів моделювання відносять:

- подієве моделювання;
- наявність черги подій;
- кінцева і заздалегідь визначена кількість, станів входів і виходів.

Кожному з методів моделювання відповідає своя предметно-орієнтована мова, що є або промисловим стандартом, або частиною вимог до проекту. Це обумовлює ускладнення при використанні таких засобів, як Verilog - AMS/VHDL - AMS, пов'язаних з необхідністю модифікації або написання нових моделей пристроїв, що збільшує час виконання

проектування, вірогідність внесення помилок в модель, а також, до збільшення вартості розробки в цілому.

Наявність перерахованих проблем є передумовами того, що використання цифрових моделей на початковій мові (VHDL/Verilog) і схемотехнічних моделей - на проблемно-орієнтованій мові симулятора, змішане моделювання бажано проводити з мінімальним втручанням людини у внутрішню структуру початкових моделей. На даний момент для вирішення таких завдань використовуються:

- модифікації пакету Spice зі вбудованим ядром подієвого моделювання (наприклад, X - Spice має обмежену підтримку мови VHDL);
- засоби роздільної ко-симуляції для конкретних САПР цифрових і схемотехнік симуляторів (NC Verilog/ NC VHDL - Spectre).

Тому розробка універсального інтерфейсу на підставі стандарту інтерфейсу VPI може спростити завдання змішаного моделювання між різними САПР.

Мета роботи

Основною метою роботи є дослідження можливостей реалізації змішаного моделювання засобами VPI, для множини досліджуваних алгоритмів змішаного моделювання, аналіз яких дасть детальну оцінку ефективності такого підходу.

Завдання, що вирішуються в роботі

- Аналіз вимог що висувуються до алгоритмів цифрового моделювання обробниками подій змішаного моделювання сигналів;
- Аналіз засобів управління процесом подієвого моделювання, що надаються, САПР;
- Аналіз якості підтримки VPI різними інтерпретаторами Verilog.
- Аналіз засобів управління схемотехніками САПР на прикладі Allted;
- Аналіз методів змішаного моделювання для роздільної ко-симуляції, їх застосовність до інтерфейсів VPI;
- Перевірка розглянутих методів змішаного моделювання за допомогою еталонного чисельного експерименту (ЦАП, АЦП).

Досягнуті результати

Вирішивши, поставлені в роботі завдання, автор захищає:

- Порівняння реалізацій VPI в різних Verilog симуляторах;
- Результати чисельного аналізу алгоритмів розділеної ко-симуляції на прикладі реалізованого інтерфейсу Modelsim - VPI - Allted;
- Алгоритм попередження симуляції для комбінаторних схем;

- Алгоритм автоматизованого формування тестових сигналів для VPI -модуля при змішаному моделюванні;
- Алгоритм розрахунку сумарних тимчасових затримок для пасивного аналогового блоку в процесі косимуляції;
- Формування списку обмежень застосовності засобів VPI для косимуляції у рамках груп практичних завдань.

Наукова новизна роботи

Наукова новизна роботи полягає в наступному:

- 1) Розроблений алгоритм аналогово-цифрової косимуляції на підставі інтерфейсу VPI/PLI, який відрізняється від початкового[1]:
 - Управління синхронізацією можливо як в автоматичному режимі, так з модулів Verilog;
 - Запропонований механізм попередження моделювання схемотехніки для пасивних схем;
 - Зменшена кількість викликів інтерфейсних функцій VPI/ALLTED;
- 2) У роботі вперше виконується косимуляція між симуляторами Verilog Modelsim і Allted. На основі цієї роботи проведений аналіз можливості реалізації різних алгоритмів косимуляції засобами VPI, розглянутих у роботі.
- 3) Алгоритм автоматичного створення завдань для косимуляції аналогового пристрою в схемотехніці САПР, на основі параметрів цифрового сигналу заданих у Verilog.
- 4) Алгоритм автоматичного формування вхідного сигналу аналогового пристрою, на підставі інформації, що поступає з цифрового симулятора, забезпечує розрахунок затримок розповсюдження сигналів в пасивних модулях схемотехнічної косимуляції.

Практична цінність:

На підставі проведених досліджень була написана програма що є незалежним модулем системи моделювання Moelsim - VPI - Allted що забезпечує передачу цифрових сигналів косимуляції через схемотехнічний ЦАП.

Висновки та рекомендації :

За результатами роботи сформовані наступні висновки і рекомендації :

- Застосування VPI для вирішення завдань в сучасних подієвих САПР ускладнюється не повною реалізацією окремими САПР вимог стандарту, особливостями реалізації внутрішніх планувальників подій симуляторів.

- Розвиток методів синхронізації в сучасних системах подієвого моделювання характеризується акцентуванням уваги до питань спрощення послідовних потоків і розширенням впровадження багатопотокової розподіленою косимуляції. При цьому йде конкуренція між двома підходами: асинхронною синхронізацією потоків і ускладнення алгоритмів планувальників тактів синхронізації.
- При реалізації роздільної косимуляції головною проблемою системи виступає зростання кількості взаємних викликів симуляторів із зростанням розрядності і кількості загальних сигналів. Для скорочення числа викликів сформовані наступні рекомендації:
 - Застосування динамічного методу синхронізації, який забезпечує мінімальну кількість циклів синхронізації і рівномірний розподіл навантаження між симуляторами;
 - Використання буферів історії реакцій на зміни, які забезпечують скорочення числа надлишкових викликів для пасивних схем без внесення спотворень до роботи пристрою в цілому;
 - Формування попереджуючих сигналів для симулятора схемотехніки, на основі інформації черги подій і імовірнісного аналізу сигналів;
 - Використовувати як механізм обміну повідомленнями системні події, жорстко прив'язані тільки до моментів часу і конкретних змін сигналів, що забезпечує скорочення числа викликів процедур синхронізації/перетворення типів даних.

Робота містить: 13 малюнків, 12 таблиць, сторінок, 21 джерел.

Ключевые слова: VERILOG, VPI, ALLTED, КОСИМУЛЯЦИЯ, СИНХРОНИЗАЦИЯ, PLI, MODELSIM, SPICE, XSPICE, LSIM, SABER, PACSIM